

МИНОБРНАУКИ РОССИИ

Ярославский государственный университет им. П.Г. Демидова

Кафедра интеллектуальных информационных радиофизических систем

УТВЕРЖДАЮ

Декан математического факультета



Нестеров П.Н.

20 июня 2023 г.

Рабочая программа дисциплины

Аппаратные средства вычислительной техники

Направление подготовки (специальности)

10.05.01 Компьютерная безопасность

Направленность (профиль)

«Математические методы защиты информации»

Форма обучения очная

Программа рассмотрена

на заседании кафедры

от 17 апреля 2023 г., протокол № 8

Программа одобрена НМК

физического факультета

протокол № 5 от 25 апреля 2023 г.

1. Цели освоения дисциплины

Целью курса «Аппаратные средства вычислительной техники» является ознакомление студентов с основными идеями и техническими решениями современной вычислительной техники, а также формирование способности анализировать физическую сущность явлений и процессов, лежащих в основе функционирования микроэлектронной и компьютерной техники, применять основные физические законы и модели для решения задач профессиональной деятельности.

Задачами курса являются: формирование знания структуры и функционирования основных составных частей вычислительных систем и формирование навыков устанавливать, тестировать, испытывать и использовать программно-аппаратные средства вычислительных и информационных систем, а также моделировать основные элементы и узлы, лежащие в основе компьютера.

2. Место дисциплины в структуре образовательной программы

Данная дисциплина относится к базовой части Блока 1.

Дисциплина «Аппаратные средства вычислительной техники» опирается на знания, полученные в ходе изучения дисциплин «Информатика», «Языки программирования», «Электроника и схемотехника», и служит основой для ряда дисциплин, изучающих защиту информации от утечки по техническим каналам.

3. Планируемые результаты обучения по дисциплине, соотнесенные с планируемыми результатами освоения ОП специалитета

Процесс изучения дисциплины направлен на формирование следующих элементов компетенций в соответствии с ФГОС ВО, ОП ВО и приобретения следующих знаний, умений, навыков и (или) опыта деятельности:

Формируемая компетенция (код и формулировка)	Индикатор достижения компетенции (код и формулировка)	Перечень планируемых результатов обучения
Общепрофессиональные компетенции		
ОПК-4 Способен анализировать физическую сущность явлений и процессов, лежащих в основе функционирования микроэлектронной техники, применять основные физические законы и модели для решения задач профессиональной деятельности	ИД_ОПК-4.6 Знает физические законы и модели, необходимые при решении задач в профессиональной деятельности.	Знать: <ul style="list-style-type: none">– принципы работы базовых элементов и устройств компьютеров;– состав и назначение функциональных компонентов компьютера;– архитектуру основных типов современных вычислительных систем;– структуру и принципы работы современных и перспективных микропроцессоров.
	И-ОПК-4_3 умеет использовать математические модели физических явлений и процессов, умеет решать типовые прикладные физические задачи	Уметь: <ul style="list-style-type: none">– устанавливать, тестировать и использовать программно-аппаратные средства вычислительных и информационных систем. Владеть: <ul style="list-style-type: none">– техническими программными средствами тестирования компьютеров с целью определения исправности компьютера и оценки его производительности.
	ИД_ОПК-4.5 Владеет навыками моделирования для решения задач в профессиональной деятельности.	Владеть навыками: <ul style="list-style-type: none">– моделирования основных элементов и узлов, лежащих в основе компьютера.

4. Объем, структура и содержание дисциплины

Общая трудоемкость дисциплины составляет 7 зачетных единиц, 252 акад. часа.

Дисциплина реализуется с применением дистанционных образовательных технологий (ДОТ), предоставляемых образовательной площадкой «Электронный университет Moodle ЯрГУ».

№ п/п	Темы (разделы) дисциплины, их содержание	Семестр	Виды учебных занятий, включая самостоятельную работу студентов, и их трудоемкость (в академических часах)						Формы текущего контроля успеваемости Форма промежуточной аттестации (по семестрам) Формы ЭО и ДОТ (при наличии)
			Контактная работа					самостоятельная работа	
			лекции	практические	лабораторные	консультации	аттестационные испытания		
1	Вычисления	6	2	1				2	Устный опрос
	<i>в том числе с ЭО и ДОТ</i>							1	
2	Основы цифровой элементной базы – логические элементы	6	4	2	2	1		4	Устный опрос Лабораторная работа №1
	<i>в том числе с ЭО и ДОТ</i>							2	
3	Основы алгебры Буля и методов анализа и синтеза цифровых схем	6	6	3	5	2		6	Устный опрос Лабораторная работа №2 Лабораторная работа №3
	<i>в том числе с ЭО и ДОТ</i>							3	
4	Шифраторы, дешифраторы, мультиплексоры, демультиплексоры	6	6	3	5	2		6	Устный опрос Лабораторная работа №4 Лабораторная работа №5
	<i>в том числе с ЭО и ДОТ</i>							3	
5	Компараторы и сумматоры	6	2	2				2	Устный опрос
	<i>в том числе с ЭО и ДОТ</i>							1	
6	Основы построения памяти	6	4	2	2	2		4	Устный опрос Лабораторная работа №6
	<i>в том числе с ЭО и ДОТ</i>							2	
7	Конечные автоматы	6	4	2	2	2		4	Устный опрос Лабораторная работа №7
	<i>в том числе с ЭО и ДОТ</i>							2	
8	Архитектура компьютера	6	2	1				2	Устный опрос
	<i>в том числе с ЭО и ДОТ</i>							1	
		6					0,3	4,7	Зачет
	<i>в том числе с ЭО и ДОТ</i>							3	
	Итого за 6 семестр 108 час		32	16	16	7	0,3	36,7	
	<i>в том числе с ЭО и ДОТ</i>							18	
9	История развития вычислительной	7	2					1	

	техники								
	<i>в том числе с ЭО и ДОТ</i>							0,5	
10	Материнская плата	7	4	2		0,5		3	Коллоквиум по темам лекции.
	<i>в том числе с ЭО и ДОТ</i>							1	
11	Процессор	7	4	2		1		3	Коллоквиум по темам для самостоятельной работы.
	<i>в том числе с ЭО и ДОТ</i>							1	
12	Классификации памяти и запоминающих устройств. История запоминающих устройств	7	4	2	4	0,5		6	Коллоквиум по темам лекции. Лабораторные работы.
	<i>в том числе с ЭО и ДОТ</i>							1	
13	Современные запоминающие устройства.	7	4	2		1		3	Коллоквиум по темам лекции.
	<i>в том числе с ЭО и ДОТ</i>							1	
14	Компьютерная память произвольного доступа: SRAM и DRAM. Флэш-память. Перспективные виды памяти	7	4	2	4	1		6	Коллоквиум по темам лекции. Лабораторные работы.
	<i>в том числе с ЭО и ДОТ</i>							1	
15	Параллельные интерфейсы	7	3	2		1		3	Коллоквиум по темам лекции.
	<i>в том числе с ЭО и ДОТ</i>							1	
16	Последовательные интерфейсы.	7	3	2	4	1		6	Коллоквиум по темам лекции. Лабораторные работы.
	<i>в том числе с ЭО и ДОТ</i>							1	
17	Периферийные устройства	7	4	2	4	1		6	Коллоквиум по темам лекции. Лабораторные работы.
	<i>в том числе с ЭО и ДОТ</i>							0,5	
		7				2	0,5	33,5	Экзамен
	<i>в том числе с ЭО и ДОТ</i>							1	Экзаменационный тест-допуск в ЭУК LMS Moodle
	Всего за 7 семестр 144 часа		32	16	16	9	0,5	70,5	
	<i>в том числе с ЭО и ДОТ</i>							9	
	ИТОГО		64	32	32	16	0,5	107,2	
	<i>в том числе с ЭО и ДОТ</i>							27	

Содержание разделов дисциплины

Тема 1 **Вычисления**

Системы счисления. Двоичная система: представление чисел в двоичной системе. Перевод из десятичной системы в двоичную и обратно. Шестнадцатеричная система: представление чисел в шестнадцатеричной системе. Перевод из десятичной системы в двоичную и шестнадцатеричную и обратно.

Понятие количества информации. Энтропия источника. Требования к величине, представляющей энтропию. Формула Хартли для энтропии дискретного источника с равновероятными независимыми символами. Бит и его трактовка.

Представление положительных и отрицательных чисел в прямом и дополнительном кодах. Особенности этого представления, в том числе охватываемый диапазон представляемых чисел. Операция дополнения до двух. Примеры представления и операции сложения в прямом и в дополнительном кодах. Странное число (в дополнительном коде). Примеры вычитания чисел в дополнительном коде.

Переполнение при операции сложения. Признаки переполнения при выполнении операций сложения в прямом и дополнительном кодах. Правила добавления разрядов.

Тема 2 **Основы цифровой элементной базы – логические элементы**

Операция сложения по модулю два. Реализующие её логическая функция и логический элемент "исключающее или". Таблица истинности.

Логические функции. Их описание с помощью таблицы истинности. Элементы "НЕ", "Буфер", "И", "ИЛИ": реализуемая логическая функция, её таблица истинности, варианты условных графических обозначений. Элементы с инверсией результата: "И-НЕ", "ИЛИ-НЕ", "Исключающее ИЛИ-НЕ".

Электроны и дырки. Основные и неосновные носители заряда в полупроводниках n- и p-типов. Биполярные и униполярные транзисторы. Классификация полевых транзисторов. Полевые транзисторы с управляющим p-n-переходом: устройство, физика работы, условные графические обозначения.

Двухзатворный транзистор с управляющим p-n-переходом. МОП-транзисторы с индуцированным и со встроенным каналами: устройство, физика работы, условные графические обозначения. Характеристики транзисторов (кратко на основе анализа устройства).

Обзор источника характеристик элементной базы (простых двухвходовых одноблоковых логических элементов, реализующих единственную логическую функцию) от производителя.

Работа МОП-транзистора с резистором в цепи стока. Метод опрокидывания характеристики для анализа напряжения на нелинейном элементе и тока через него.

Формирование выходного сигнала в МОП-транзисторе со встроенным p-каналом. Область насыщения и область работы транзистора как триода. Получение минимального, максимального и номинального значений тока методом опрокинутой характеристики. Синфазность тока стока управляющему напряжению (затвор-исток). Расчёт минимального, максимального и номинального значений напряжения сток-исток на транзисторе методом опрокинутой характеристики. Противофазность напряжения на транзисторе управляющему напряжению. Возможность реализации логического элемента НЕ на такой схеме. Выделение средних и переменных компонент тока стока и напряжения на транзисторе. Выбор параметров, при которых переменный сигнал остаётся несмещённым.

Параметры простейших схем на МОП-транзисторе. Переход от полной схемы к схеме в переменных сигналах. Моделирование МОП-транзистора источником напряжения, управляемым напряжением (ИНУН). Эквивалентная схема с учётом внутреннего сопротивления транзистора. Схема с одним источником питания и делителем, отводящим часть напряжения между стоком и землёй на вход (затвор-исток). Вариант с резистором, стабилизирующим свойства транзистора в рабочей точке Q. Эквивалентная малосигнальная схема на переменном сигнале с делителем напряжения. Пример параметров схемы "общий исток" с делителем напряжения.

Параметры МОП-транзистора от производителя.

Лабораторная работа №1 «Анализ свойств простейших логических элементов»

Тема 3

Основы алгебры Буля и методов анализа и синтеза цифровых схем

Деление цифровых схем на комбинационные и последовательные. Признаки комбинационных схем. Примеры комбинационных схем и схем, которые нельзя отнести к комбинационным.

Булева алгебра. Операции Булевой алгебры. Аксиомы. Порядок операций. Принцип двойственности.

Примеры представления логических функций в СДНФ и СКНФ.

Теоремы Булевой алгебры для функций 2-х переменных. Теорема идентичности. Теорема о нулевом элементе. Теорема об идемпотентности. Теорема об инволюции. Теорема о дополнении. Парные к ним теоремы. Их применение к синтезу логических устройств (экономия энергопотребления, снижение стоимости, уменьшение задержек).

Теоремы Булевой алгебры для функций многих (более двух) переменных. Теоремы-свойства: коммутативность, дистрибутивность, ассоциативность, поглощение, склеивание, согласованность, де Моргана. Проверка теоремы о поглощении подстановкой. Проверка теоремы о склеивании анализом таблицы истинности. Применение теоремы де Моргана для смены базиса или для перемещения инверсии с выходов на входы. Правила перемещения инверсии.

Упрощение уравнений и как это сказывается на схеме. Упрощение уравнений в СДНФ: правила упрощения, разнообразие вариантов упрощения. Пример упрощения и построение схем для упрощённых функций. Влияние количества литералов в произведениях и слагаемых в СДНФ функции на свойства схемы.

Приём перемещения инверсии по схеме: суть приёма и демонстрация его на примере схемы

Схема 4-х-уровневого приоритета. Задача бронирования помещения по запросам с разными уровнями приоритета. Формализация задачи. Таблица истинности. Построение схемы.

Лабораторная работа №2 «Схема 4-х-уровневого приоритета»

Карты Карно. Правила построения карт Карно. Зеркальный код Грея. Пример построения карт Карно и демонстрация возможности "склеивания", т.е. удаления литерала из произведения, входящего в состав СДНФ функции.

Лабораторная работа №3 «Схема голосования по 50%-му критерию принятия решения».

Семисегментный индикатор цифр от 0 до 9 (7-ми-сегментный индикатор чисел из светодиодов или других светящихся элементов как индикатор номера или элемент табло часов). Формализация задачи формирования на выводах дешифратора сигналов, зажигающих сегменты, соответствующие поступившему на вход десятичному числу от 0 до 9 (цифре). Таблица истинности. Карта Карно. Склеивание единиц и формирование СДНФ формы функций выводов. Безразличные (невозможные в условиях данной задачи) минтермы, соответствующие двоичному четырёхразрядному представлению чисел от 10 до 15. Склеивание нулей с учётом безразличных термов и формирование СКНФ формы функций выводов. Пример вывода сегмента "а".

Тема 4

Шифраторы, дешифраторы, мультиплексоры, демультиплексоры

Мультиплексоры. Двухвходовый мультиплексор, его идеальная (простая) модель. Таблица истинности. Карта Карно. Получение функции, реализуемой двухвходовым мультиплексором. Схема мультиплексора. Количество адресных входов в зависимости от числа входов данных.

Реализация функций и логики на мультиплексорах. Реализация логических элементов "И" и "Исключающее ИЛИ" на мультиплексорах 2-в-1. Пример: реализуем функцию на мультиплексорах 8-в-1 и 4-в-1.

Реальные мультиплексоры (более точная модель): адресные входы, входы данных, вход тактового (разрешающего) сигнала. Использование отрицательной логики для такого сигнала и положительной для сигналов данных и адреса. Функция и схема реального мультиплексора.

Демультиплексор. Модель реального демультиплексора 1 в 2: адресный вход, абонентские выходы, вход тактирующего (разрешающего) сигнала. Таблица истинности. Функция. Схема демультиплексора. Построение и анализ демультиплексора 1 в 2 в QUCS. Проверка правильности работы сопоставлением временной диаграммы построенной схемы с таблицей истинности функции.

Лабораторная работа №4 «Реализация и анализ мультиплексора и демультиплексора»

Шифратор (энкодер) как устройство, преобразующее входную кодовую комбинацию в выходную. Модель шифратора. Соотношение между числом входов и выходов. Пример: шифратор четырёх позиций (нажатий кнопок "вверх", "вниз", "влево", "вправо") двоичным кодом - шифратор "4 в 2" - для независимых входов (одновременно разрешено нажатие только одной кнопки). Произвольность кодирования позиций двухбитными кодовыми комбинациями. Таблица истинности. Функции выходов. Схема шифратора. Построение и анализ 4-х-позиционного шифратора в QUCS. Нехватка сигнала о фактическом нажатии одной из кнопок - неопределённость кода "1 1" на выходе и одна из комбинаций, соответствующих какой-то позиции, в случаях, когда нажато более одного сигнала (с $3n$ по $4n$, с $5n$ по $8n$, например).

Шифраторы с приоритетом. Два варианта построения шифраторов с приоритетом: двухступенчатая схема и единая схема. Пример построения двухступенчатой схемы шифратора 4-х-разрядного кода с приоритетом. Договорённость о соответствии старших разрядов входного кода высшим уровням приоритета. Первая ступень: схема приоритета для этого случая. Таблица истинности. Функции выходных разрядов приоритета. Вторая ступень: энкодер. Таблица истинности. Функции выходных разрядов кода. Переход в базис "ИЛИ-НЕ" для уменьшения числа отдельных инверторов. Схема шифратора с приоритетом.

Лабораторная работа №5 «Построение шифратора 4-х-разрядного кода с приоритетом» в QUCS.

Дешифраторы.

Тема 5

Компараторы и сумматоры

Компараторы. Функции сравнения двух одноразрядных чисел. Их реализация. Полный компаратор. Реализация функции проверки равенства двух одноразрядных чисел в базисе И-ИЛИ: простая и с выравниванием задержек на путях прохождения сигналов. Построение многоразрядного компаратора.

Сумматоры. Одноразрядный двоичный сумматор. Правила сложения одноразрядных чисел. Таблица истинности. Функция суммы и функция переноса в старший разряд. Реализация одноразрядного двоичного сумматора в соответствии с записью функций. Преобразование записи и реализация в едином базисе И-НЕ. Концепция многоразрядного сумматора как устройства, состоящего из сумматоров и полусумматора. Организация переносов. Запись результата. Полный сумматор i -го разряда. Попытка реализации с тремя входами и двумя выходами, анализ недостатков такой конструкции. Реализация с 4-мя входными величинами, в том числе с P_i , и одной выходной: таблица истинности, карта Карно, реализация.

Тема 6

Основы построения памяти

Бистабильная ячейка. Состояние ячейки. Возможность построения бистабильной ячейки на любых простейших логических элементах. Пример построения на элементах "НЕ". Организация комплементарных выводов Q и $\neg Q$. Связь числа состояний ячейки и числа хранимых в ней бит. Недостатки бистабильной ячейки.

RS-триггер. Расшифровка названия триггера. Построение в базисе ИЛИ-НЕ. Анализ вариантов комбинаций значений входных сигналов (это пример анализа или построения таблицы истинности по схеме). Недостаток RS-триггера - наличие запрещённой комбинации, при которой не реализуются ни установка 1, ни сброс в ноль.

Лабораторная работа №6 «Построение RS-триггера» в QUCS.

D-защёлка: возможность тактировать работу RS-триггера и избежать запрещённой комбинации $\{R=1, S=1\}$. Реализация. Обозначение. Анализ работы при различных значениях сигнала тактового таймера CLK. "Прозрачность" и "непрозрачность" защёлки.

D-триггер из ведущей и ведомой защёлок. Организация тактирования. Обозначение всей схемы. Свойство триггера: триггер, управляемый передним фронтом тактового импульса. Альтернативные названия и обозначения: MS-триггер (master-slave).

Регистр из D-триггеров - устройство записи и хранения сразу нескольких разрядов данных. Триггер с функцией разрешения (для записи-перезаписи в течение заданного разрешительным сигналом интервала времени): реализация разрешения с помощью "И" двух сигналов на тактовом входе, реализация разрешения с помощью мультиплексора 2-в-1.

Триггер с функцией сброса (для управления начальными значениями ряда триггеров - сброса их в ноль): реализация, анализ.

Тема 7

Конечные автоматы

Понятие конечного автомата. Структурные элементы конечного автомата. Структурные схемы конечных автоматов Мура и Мили, их сравнительный анализ.

Синтез конечного автомата. Пример: контроллер движения для загруженного перекрёстка. Постановка задачи: определение входных, выходных сигналов, тактового интервала, начального состояния автомата. Выбор схемы - автомат Мура. Семь дальнейших шагов.

Варианты кодирования: двоичное и прямое (с "горячей единицей" или с "холодным нулём"). Влияние варианта кодирования на схему конечного автомата. Постановка задачи синтеза счётчика с делением на 3, временная диаграмма работы счётчика.

Восстановление конечного автомата по схеме. Пример: задача об анализе кодового замка. Постановка задачи анализа кодового замка (требуется определить комбинацию, отпирающую замок). Предположения относительно схемы, в рамках которых решается задача: схема - конечный автомат Мура, используется двоичное кодирование. Пять последующих шагов.

Лабораторная работа №7 «Восстановление конечного автомата по схеме».

Тема 8

Архитектура компьютера

Архитектура компьютера. Понятие архитектуры компьютера. Примеры архитектур. Операции. Четыре принципа построения "хорошей" архитектуры компьютера.

Инструкции ассемблера MIPS. Инструкции сложения, вычитания. Демонстрация принципа единообразия. Демонстрация эффективности второго принципа построения "умной" архитектуры. Преимущества RISC-архитектуры перед CISC.

Операнды MIPS и их хранение. Операнды MIPS - регистры, константы, память. Обращение к регистрам при выполнении инструкций. Регистры переменных (тип s и тип t). Другие регистры. Память, два варианта адресации памяти. Примеры адресации слов в памяти при пословной адресации. Пример команд чтения слов из памяти в регистр и записи слов из регистра в память. Примеры адресации слов в памяти при побайтовой адресации. Пример команд чтения и записи слов при побайтовой адресации.

Адресация памяти. Адрес слова в памяти с побайтовой адресацией. Примеры команд чтения слова из памяти в регистр и записи слова из регистра в память. Организация памяти с побайтовой адресацией: с прямым порядком байтов и с обратным порядком байтов. Примеры систем с такими видами организации памяти. Пример отличия результатов команд чтения слова из регистра в память и запись 1-го байта из памяти в регистр.

Тема 9

История развития вычислительной техники

Механические арифмометры.

Электромеханические машины.

Программируемые компьютеры.

Электронные вычислительные машины. I, II, III, IV поколения ЭВМ.

Первые домашние ПК.

Аналоговый компьютер. История. Типы.

Тема 10
Материнская плата

Компьютерные системы без материнской платы.
Объединительная плата.
Первые материнские платы.
Материнские платы ATX.
Материнская плата IBM PC совместимого компьютера. Блок-схема. Интеграция.

Тема 11
Процессор

Этапы развития процессорных устройств.
Гарвардская архитектура.
Архитектура фон Неймана.
Архитектуры CISC, RISC, MISC, VLIW.
Классификация параллельных архитектур.
Увеличение производительности процессора. Параллелизм. Конвейер.
Суперскалярность. Многоядерность.
Использование параллелизма в GPU.
Виды кэш-памяти.
Закон Амдала.

Тема 12
Компьютерная память

Классификации памяти и запоминающих устройств.
История запоминающих устройств.
Современные запоминающие устройства.
Компьютерная память произвольного доступа: SRAM и DRAM.
Флэш-память.
Перспективные виды памяти.

Тема 13
Компьютерные интерфейсы

Параллельные интерфейсы.
Последовательные интерфейсы.

Тема 14
Периферийные устройства

Устройства ввода.
Устройства ввода-вывода.
Устройства вывода.

Лабораторный практикум

Перечень лабораторных работ по курсу:
Лабораторная работа №1 «Обучение пайке».
Лабораторная работа №2 «Модульная микропроцессорная платформа Arduino.
Управление внешним светодиодом».

Лабораторная работа №3 «Модульная микропроцессорная платформа Arduino. Управление внешними светодиодами с помощью внешней кнопки».

Лабораторная работа №4 «Модульная микропроцессорная платформа Arduino. Управление периодом мигания внешнего светодиода с помощью переменного резистора».

Лабораторная работа №5 «Модульная микропроцессорная платформа Arduino. Управление мощной внешней нагрузкой».

5. Образовательные технологии, в том числе технологии электронного обучения и дистанционные образовательные технологии, используемые при осуществлении образовательного процесса по дисциплине

В процессе обучения используются следующие образовательные технологии:

Вводная лекция – дает первое целостное представление о дисциплине и ориентирует студента в системе изучения данной дисциплины. Студенты знакомятся с назначением и задачами курса, его ролью и местом в системе учебных дисциплин и в системе подготовки в целом. Дается краткий обзор курса, история развития науки и практики, достижения в этой сфере, имена известных ученых, излагаются перспективные направления исследований. На этой лекции высказываются методические и организационные особенности работы в рамках данной дисциплины, а также дается анализ рекомендуемой учебно-методической литературы.

Академическая лекция (или лекция общего курса) – последовательное изложение материала, осуществляемое преимущественно в виде монолога преподавателя. Требования к академической лекции: современный научный уровень и насыщенная информативность, убедительная аргументация, доступная и понятная речь, четкая структура и логика, наличие ярких примеров, научных доказательств, обоснований, фактов.

Практическое занятие – занятие, посвященное освоению конкретных умений и навыков и закреплению полученных на лекции знаний.

4) **Лабораторная работа** – организация учебной работы с реальными материальными и информационными объектами, экспериментальная работа с аналоговыми моделями реальных объектов.

Задействованы:

- допуск к выполнению экспериментальных исследований,
- коллективная работа в ходе выполнения лабораторной работы,
- командная защита отчёта.

5) **Консультация** – занятие перед проведением экзамена, на котором проводится консультация по изученному материалу, формам заданий итогового контроля, ответы на вопросы студентов по дисциплине.

6) **Асинхронная консультация** (в рамках онлайн курса) – занятие по окончанию модуля, на котором проводится консультация по изученному материалу, формам заданий текущего контроля, ответы на вопросы студентов по дисциплине.

В процессе обучения используются следующие технологии электронного обучения и дистанционные образовательные технологии:

Электронный учебный курс «Аппаратные средства вычислительной техники» в LMS Электронный университет Moodle ЯрГУ, в котором:

- представлены видеозаписи или презентации лекций по отдельным темам дисциплины;
- представлен список учебной литературы, рекомендуемой для освоения дисциплины;
- представлена информация о форме и времени проведения консультаций по дисциплине в режиме онлайн;

- посредством форума осуществляется синхронное и (или) асинхронное взаимодействие между обучающимися и преподавателем в рамках изучения дисциплины;
- представлена информация для прохождения лабораторного практикума.
- представлены правила прохождения аттестации по дисциплине.

6. Перечень лицензионного и (или) свободно распространяемого программного обеспечения, используемого при осуществлении образовательного процесса по дисциплине

В процессе осуществления образовательного процесса по дисциплине используются:

- для формирования текстов материалов для промежуточной и текущей аттестации – Acdmc 021-10232 Microsoft Open License № программы Microsoft Office (Microsoft Office Std 2013 OfficeSTD 2013 RUS OLP NL 0005279522 Лицензионный договор №Л - 1703 от 10/12/2013; акт №1647 от 26/12/2013);
- для моделирования электрических цепей – Qucs 0.0.18 (GNU GPL), LTspice XVII (freeware, Copyright by Analog Devices)

Для ознакомления с презентациями и другими учебными материалами - Adobe Acrobat Reader (GNU GPL, freeware);

Для проведения лабораторных работ по дисциплине:

- программа Arduino IDE (программное обеспечение Arduino с открытым исходным кодом, позволяет легко писать код и загружать его на плату).

7. Перечень современных профессиональных баз данных и информационных справочных систем, используемых при осуществлении образовательного процесса по дисциплине (при необходимости)

В процессе осуществления образовательного процесса по дисциплине используются:

Автоматизированная библиотечно-информационная система «БУКИ-NEXT»
http://www.lib.uniyar.ac.ru/opac/bk_cat_find.php

8. Перечень основной и дополнительной учебной литературы, ресурсов информационно-телекоммуникационной сети «Интернет» (при необходимости), рекомендуемых для освоения дисциплины

а) основная литература

1. Харрис, Д. М. Цифровая схемотехника и архитектура компьютера [Электронный ресурс]/ Дэвид М. Харрис, Сара Л. Харрис. – Москва : ДМК Пресс, 2018. – 792 с. URL: <https://www.studentlibrary.ru/book/ISBN9785970605707.html> .
2. Толстобров, А. П. Архитектура ЭВМ : учебное пособие для вузов [Электронный ресурс]/ А. П. Толстобров. – 2-е изд., испр. и доп. – М. : Издательство Юрайт, 2022. – 154 с. URL: <https://urait.ru/bcode/496167>

б) дополнительная литература

1. Лоханин М. В. Архитектура современного компьютера [Электронный ресурс]: учеб. пособие для вузов / М. В. Лоханин; Яросл. гос. ун-т им. П. Г. Демидова, Науч.-метод. совет ун-та. - Ярославль: ЯрГУ, 2011. - 96 с. <http://www.lib.uniyar.ac.ru/edocs/iuni/20110710.pdf>
2. Дьячков, В. П. Аппаратные средства персонального компьютера : учебное пособие для среднего профессионального образования [Электронный ресурс] / В. П. Дьячков. – Москва : Издательство Юрайт, 2022. – 153 с. – URL: <https://urait.ru/bcode/496826>

в) ресурсы сети «Интернет»

1. Электронная библиотека учебных материалов ЯрГУ
http://www.lib.uniyar.ac.ru/opac/bk_cat_find.php).
2. Портал <https://www.ixbt.com/>

9. Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине

Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине включает в свой состав специальные помещения:

- учебные аудитории для проведения занятий лекционного типа;
- учебные аудитории для проведения практических занятий (семинаров);
- учебные аудитории для проведения лабораторных работ;
- учебные аудитории для проведения групповых и индивидуальных консультаций;
- учебные аудитории для проведения текущего контроля и промежуточной аттестации;
- помещения для самостоятельной работы;
- помещения для хранения и профилактического обслуживания технических средств обучения.

Специальные помещения укомплектованы средствами обучения, служащими для представления учебной информации большой аудитории.

Помещения для самостоятельной работы обучающихся оснащены компьютерной техникой с возможностью подключения к сети «Интернет» и обеспечением доступа к электронной информационно-образовательной среде ЯрГУ.

Авторы:

Доцент кафедры инфокоммуникаций и
радиофизики, к.ф.-м.н., доцент
должность, ученая степень

Т.К. Артёмова
И.О. Фамилия

Старший преподаватель кафедры
инфокоммуникаций и радиофизики
должность, ученая степень

А.А. Афонин
И.О. Фамилия

**Приложение №1 к рабочей программе дисциплины
«Аппаратные средства вычислительной техники»**

**Фонд оценочных средств
для проведения текущего контроля успеваемости
и промежуточной аттестации студентов
по дисциплине**

**1 Типовые контрольные задания и иные материалы,
используемые в процессе текущего контроля успеваемости**

Задания для самостоятельной работы

Подготовка к устному опросу

(Устный опрос проводится в ходе практических занятий по темам 1-8.)

Примерные вопросы к опросу

Задания по теме № 1 «Вычисления»:

1. Сравнить представление положительных и отрицательных чисел в прямом и дополнительном кодах с примерами.
2. Дать характеристику признаков переполнения при выполнении операций сложения в прямом и дополнительном кодах. Привести примеры.

Задания по теме № 2 «Основы цифровой элементной базы - логические элементы»:

3. Привести таблицы истинности основных логических элементов.
4. Сравнить физические уровни, формируемые биполярными и полевыми транзисторами.

Задания по теме № 3 «Основы алгебры Буля и методов анализа и синтеза цифровых схем»:

5. Привести основные теоремы алгебры Буля для функций многих переменных с примерами применения.
6. Продемонстрировать суть и особенности применения приёма перемещения инверсии по схеме.
7. Продемонстрировать правила составления и оптимизации карты Карно на примере.

Задания по теме № 4 «Шифраторы, дешифраторы, мультиплексоры, демультиплексоры»:

8. Охарактеризовать структуру и описать функционирование мультиплексора и демультиплексора.
9. Охарактеризовать структуру и описать функционирование шифратора и дешифратора.

Задания по теме № 5 «Компараторы и сумматоры»:

10. Охарактеризовать структуру и описать функционирование компаратора на примере.
11. Охарактеризовать структуру и описать функционирование полусумматора и полного сумматора на примерах.

Задания по теме № 6 «Основы построения памяти»:

12. Охарактеризовать структуру и описать функционирование бистабильной ячейки.
13. Охарактеризовать структуру и описать функционирование одного из триггеров на примере.

Задания по теме № 7 «Конечные автоматы»:

14. Провести сравнительный анализ автоматов Мура и Мили.
15. Описать влияние варианта кодирования на схему конечного автомата.

Задания по теме № 8 «Архитектура компьютера»:

16. Привести и охарактеризовать четыре принципа построения "хорошей" архитектуры компьютера.
17. Провести сравнительный анализ вариантов адресации памяти.

Подготовка к коллоквиуму

(Коллоквиум проводится в ходе практических занятий по темам 9-17)

Задания к коллоквиуму

Задания по теме № 10 «Материнская плата»:

18. Проанализировать характеристики чипсетов современных материнских плат.
19. Изучить плюсы и минусы используемых технологий.

Задания по теме № 11 «Процессор»:

1. Проанализировать характеристики современных процессоров, используемых в различных устройствах. Какие процессоры для каких задач лучше использовать?
2. Изучить принципы работы процессоров с различными видами конвейерной архитектуры.
3. Изучить особенности работы графических процессоров.
4. Изучить особенности работы цифровых сигнальных процессоров.

Задания по теме № 12 «Компьютерная память»:

1. Проанализировать характеристики современных типов памяти.
2. Изучить принципы форматирования запоминающих устройств.

Задания по теме № 13 «Компьютерные интерфейсы»:

1. Изучить и проанализировать характеристики современных внешних и внутренних интерфейсов компьютерных систем.

Задания по теме № 14 «Периферийные устройства»:

1. Изучить принципы работы и проанализировать характеристики современных периферийных устройств.
2. Проводные и беспроводные компьютерные сети. Аппаратные средства для их функционирования. Сравнение характеристик.
3. Перспективные устройства человеко-машинного интерфейса.

Критерии оценивания ответа на вопрос устного опроса или коллоквиума

Критерии оценивания ответов на вопросы билета

Критерий	Пороговый уровень (на «удовлетворительно»)	Продвинутый уровень (на «хорошо»)	Высокий уровень (на «отлично»)
Соответствие ответа вопросу	Хотя бы частичное (<i>не относящееся к вопросу не подлежит проверке</i>)	Полное	Полное
Наличие примеров	Имеются отдельные примеры	Много примеров	Есть практически ко всем утверждениям
Содержание ответа	Понятийные вопросы изложены с классификациями, проблемные с постановкой проблемы и изложением различных точек зрения. Имеются ошибки или пробелы.	Ответ почти полный, без ошибок, не хватает отдельных элементов и тонкостей	Исчерпывающий полный ответ
Схемы (при	Не более двух ошибок при построении	Не более одной	Полные, верные,

Критерий	Пороговый уровень (на «удовлетворительно»)	Продвинутый уровень (на «хорошо»)	Высокий уровень (на «отлично»)
необходимости)	схемы, функционал раскрыт	ошибки при построении схемы, элементы описаны, функционал схемы раскрыт	элементы описаны, функционал схемы раскрыт, приведены особенности построения
Формулы (при необходимости)	Не более 2-х ошибок	Не более 1 ошибки	Полностью верные, обозначения раскрыты

Лабораторные работы

Лабораторные работы должны быть выполнены, по ним должен быть оформлен отчёт, и пройдена успешная защита. Защита проводится по вопросам об использованных моделях, применённых методах, полученных результатах, о принципах функционирования и особенностях построения объекта исследования.

Критерии оценивания отчётов по лабораторным работам и защиты работ

Критерий	Пороговый уровень	Продвинутый уровень	Высокий уровень
Качество модели	Адекватная объекту исследований и заданным условиям	Адекватная объекту исследований и заданным условиям	Адекватная объекту исследований и заданным условиям
Методика	Соблюдена не полностью, есть отступления, повлекшие погрешности или выход в режимы, не описываемые моделью	Соблюдена, однако выясняется, что студент не понимает, почему именно предписанные действия следует предпринимать	Соблюдена полностью и осмысленно
Отчёт	Имеет 1-2 недостатка, однако в целом соответствует требованиям к отчёту по лабораторным работам и читабелен	Имеет некоторые незначительные недостатки в оформлении или представлении результатов	Соответствует всем требованиям к отчёту по лабораторным работам, аккуратно оформлен
Результаты исследования	В целом соответствуют заданию и адекватны объекту, однако погрешность результатов не контролировалась	Соответствуют заданию, адекватны объекту, имеется статистическая обработка результатов	Полностью соответствуют заданию, корректно отображают объект исследования в заданных условиях, погрешность контролировалась, обработка результатов проведена
Объяснения	Объяснения	В объяснениях есть	Объяснения проводятся с

Критерий	Пороговый уровень	Продвинутый уровень	Высокий уровень
и выводы	отрывочны, выводы бессодержательные, причины расхождения с теорией (если требовалось) не объяснены	гипотезы и аргументы в их пользу, однако не продемонстрировано уверенное владение методологией и терминологией в данной области	отсылками к наименованиям и формулировкам законов, указанием методов, аргументация логичная, сделанные выводы соответствуют свойствам исследуемого объекта
Ответы на вопросы при допуске и защите	Правильные ответы на большинство вопросов, однако, излишне краткие или с ошибками в терминологии.	Полные ответы практически на все вопросы с незначительными недостатками и некоторой нехваткой терминологической лексики	Развёрнутые, корректные ответы на все вопросы, с отсылками к наименованиям и формулировкам законов, указанием методов, аргументация логичная.

2 Список вопросов и (или) заданий для проведения промежуточной аттестации

Список вопросов к зачёту

(зачёт принимается по окончании 6-го семестра и выставляется на основании результатов выполнения лабораторных работ и устных опросов или при сдаче по билетам из двух вопросов)

1. Системы счисления. Двоичная система: представление чисел в двоичной системе. Перевод из десятичной системы в двоичную и обратно. Шестнадцатеричная система: представление чисел в шестнадцатеричной системе. Перевод из десятичной системы в двоичную и шестнадцатеричную и обратно.
2. Понятие количества информации. Энтропия источника. Требования к величине, представляющей энтропию. Формула Хартли для энтропии дискретного источника с равновероятными независимыми символами. Бит и его трактовка.
3. Представление положительных и отрицательных чисел в прямом и дополнительном кодах. Особенности этого представления, в том числе охватываемый диапазон представляемых чисел. Операция дополнения до двух. Примеры представления и операции сложения в прямом и в дополнительном кодах. Странное число (в дополнительном коде). Примеры вычитания чисел в дополнительном коде.
4. Переполнение при операции сложения. Признаки переполнения при выполнении операций сложения в прямом и дополнительном кодах. Правила добавления разрядов.
5. Операция сложения по модулю два. Реализующие её логическая функция и логический элемент "исключающее или". Таблица истинности.
6. Логические функции. Их описание с помощью таблицы истинности. Элементы "НЕ", "Буфер", "И", "ИЛИ": реализуемая логическая функция, её таблица истинности, варианты условных графических обозначений. Элементы с инверсией результата: "И-НЕ", "ИЛИ-НЕ", "Исключающее ИЛИ-НЕ".
7. Электроны и дырки. Основные и неосновные носители заряда в полупроводниках n- и p-типов. Биполярные и униполярные транзисторы. Классификация полевых транзисторов. Полевые транзисторы с управляющим p-n-переходом: устройство, физика работы, условные графические обозначения.

8. Двухзатворный транзистор с управляющим р-п-переходом. МОП-транзисторы с индуцированным и со встроенным каналами: устройство, физика работы, условные графические обозначения. Характеристики транзисторов (кратко на основе анализа устройства).
9. Обзор источника характеристик элементной базы (простых двухвходовых одноблоковых логических элементов, реализующих единственную логическую функцию) от производителя.
10. Работа МОП-транзистора с резистором в цепи стока. Метод опрокидывания характеристики для анализа напряжения на нелинейном элементе и тока через него.
11. Формирование выходного сигнала в МОП-транзисторе со встроенным р-каналом. Область насыщения и область работы транзистора как триода. Получение минимального, максимального и номинального значений тока методом опрокинутой характеристики. Расчёт минимального, максимального и номинального значений напряжения сток-исток на транзисторе методом опрокинутой характеристики. Возможность реализации логического элемента НЕ на такой схеме. Выделение средних и переменных компонент тока стока и напряжения на транзисторе. Выбор параметров, при которых переменный сигнал остаётся несмещённым.
12. Параметры простейших схем на МОП-транзисторе. Переход от полной схемы к схеме в переменных сигналах. Моделирование МОП-транзистора источником напряжения, управляемым напряжением (ИНУН). Эквивалентная схема с учётом внутреннего сопротивления транзистора. Схема с одним источником питания и делителем, отводящим часть напряжения между стоком и землёй на вход (затвор-исток). Вариант с резистором, стабилизирующим свойства транзистора в рабочей точке Q. Эквивалентная малосигнальная схема на переменном сигнале с делителем напряжения. Пример параметров схемы "общий исток" с делителем напряжения.
13. Деление цифровых схем на комбинационные и последовательные. Признаки комбинационных схем. Примеры комбинационных схем и схем, которые нельзя отнести к комбинационным.
14. Булева алгебра. Операции Булевой алгебры. Аксиомы. Порядок операций. Принцип двойственности.
15. Примеры представления логических функций в СДНФ и СКНФ.
16. Теоремы Булевой алгебры для функций 2-х переменных. Теорема идентичности. Теорема о нулевом элементе. Теорема об идемпотентности. Теорема об инволюции. Теорема о дополнении. Парные к ним теоремы. Их применение к синтезу логических устройств (экономия энергопотребления, снижение стоимости, уменьшение задержек).
17. Теоремы Булевой алгебры для функций многих (более двух) переменных. Теоремы-свойства: коммутативность, дистрибутивность, ассоциативность, поглощение, склеивание, согласованность, де Моргана. Проверка теоремы о поглощении подстановкой. Проверка теоремы о склеивании анализом таблицы истинности. Применение теоремы де Моргана для смены базиса или для перемещения инверсии с выходов на входы. Правила перемещения инверсии.
18. Упрощение уравнений и как это сказывается на схеме. Упрощение уравнений в СДНФ: правила упрощения, разнообразие вариантов упрощения. Пример упрощения и построение схем для упрощённых функций. Влияние количества литералов в произведениях и слагаемых в СДНФ функции на свойства схемы.
19. Приём перемещения инверсии по схеме: суть приёма и демонстрация его на примере схемы
20. Схема 4-х-уровневого приоритета. Задача бронирования помещения по запросам с разными уровнями приоритета. Формализация задачи. Таблица истинности. Построение схемы.

21. Карты Карно. Правила построения карт Карно. Зеркальный код Грея. Пример построения карт Карно и демонстрация возможности "склеивания", т.е. удаления литерала из произведения, входящего в состав СДНФ функции.
22. Мультиплексоры. Двухвходовый мультиплексор, его идеальная (простая) модель. Таблица истинности. Карта Карно. Получение функции, реализуемой двухвходовым мультиплексором. Схема мультиплексора. Количество адресных входов в зависимости от числа входов данных.
23. Реализация функций и логики на мультиплексорах. Реализация логических элементов "И" и "Исключающее ИЛИ" на мультиплексорах 2-в-1. Пример: реализуем функцию на мультиплексорах 8-в-1 и 4-в-1.
24. Реальные мультиплексоры (более точная модель): адресные входы, входы данных, вход тактового (разрешающего) сигнала. Использование отрицательной логики для такого сигнала и положительной для сигналов данных и адреса. Функция и схема реального мультиплексора.
25. Демультимплексор. Модель реального демультимплексора 1 в 2: адресный вход, абонентские выходы, вход тактирующего (разрешающего) сигнала. Таблица истинности. Функция. Схема демультимплексора.
26. Шифратор (энкодер) как устройство, преобразующее входную кодовую комбинацию в выходную. Модель шифратора. Соотношение между числом входов и выходов. Пример: шифратор четырёх позиций (нажатий кнопок "вверх", "вниз", "влево", "вправо") двоичным кодом - шифратор "4 в 2" - для независимых входов (одновременно разрешено нажатие только одной кнопки). Произвольность кодирования позиций двухбитными кодовыми комбинациями. Таблица истинности. Функции выходов. Схема шифратора.
27. Шифраторы с приоритетом. Два варианта построения шифраторов с приоритетом: двухступенчатая схема и единая схема. Пример построения двухступенчатой схемы шифратора 4-х-разрядного кода с приоритетом. Договорённость о соответствии старших разрядов входного кода высшим уровням приоритета. Первая ступень: схема приоритета для этого случая. Таблица истинности. Функции выходных разрядов приоритета. Вторая ступень: энкодер. Таблица истинности. Функции выходных разрядов кода. Переход в базис "ИЛИ-НЕ" для уменьшения числа отдельных инверторов. Схема шифратора с приоритетом.
28. Дешифраторы.
29. Компараторы. Функции сравнения двух одноразрядных чисел. Их реализация. Полный компаратор. Реализация функции проверки равенства двух одноразрядных чисел в базисе И-ИЛИ: простая и с выравниванием задержек на путях прохождения сигналов. Построение многоразрядного компаратора.
30. Сумматоры. Одноразрядный двоичный сумматор. Правила сложения одноразрядных чисел. Таблица истинности. Функция суммы и функция переноса в старший разряд. Реализация одноразрядного двоичного сумматора в соответствии с записью функций. Преобразование записи и реализация в едином базисе И-НЕ. Концепция многоразрядного сумматора как устройства, состоящего из сумматоров и полусумматора. Организация переносов. Запись результата. Полный сумматор i -го разряда.
31. Бистабильная ячейка. Состояние ячейки. Возможность построения бистабильной ячейки на любых простейших логических элементах. Пример построения на элементах "НЕ". Организация комплементарных выводов Q и $\text{не}Q$. Связь числа состояний ячейки и числа хранимых в ней бит. Недостатки бистабильной ячейки.
32. RS-триггер. Расшифровка названия триггера. Построение в базисе ИЛИ-НЕ. Анализ вариантов комбинаций значений входных сигналов (это пример анализа или построения таблицы истинности по схеме). Недостаток RS-триггера.

33. D-защёлка. Реализация. Обозначение. Анализ работы при различных значениях сигнала тактового таймера CLK. "Прозрачность" и "непрозрачность" защёлки.
34. D-триггер из ведущей и ведомой защёлок. Организация тактирования. Обозначение всей схемы. Свойство триггера: триггер, управляемый передним фронтом тактового импульса. Альтернативные названия и обозначения: MS-триггер (master-slave).
35. Регистр из D-триггеров - устройство записи и хранения сразу нескольких разрядов данных. Триггер с функцией разрешения (для записи-перезаписи в течение заданного разрешительным сигналом интервала времени): реализация разрешения с помощью "И" двух сигналов на тактовом входе, реализация разрешения с помощью мультиплексора 2-в-1.
36. Триггер с функцией сброса (для управления начальными значениями ряда триггеров - сброса их в ноль): реализация, анализ.
37. Понятие конечного автомата. Структурные элементы конечного автомата. Структурные схемы конечных автоматов Мура и Мили, их сравнительный анализ.
38. Синтез конечного автомата. Пример: контроллер движения для загруженного перекрёстка. Постановка задачи: определение входных, выходных сигналов, тактового интервала, начального состояния автомата. Выбор схемы - автомат Мура. Семь дальнейших шагов.
39. Варианты кодирования: двоичное и прямое (с "горячей единицей" или с "холодным нулём"). Влияние варианта кодирования на схему конечного автомата. Постановка задачи синтеза счётчика с делением на 3, временная диаграмма работы счётчика.
40. Восстановление конечного автомата по схеме. Пример: задача об анализе кодового замка. Постановка задачи анализа кодового замка (требуется определить комбинацию, отпирающую замок). Предположения относительно схемы, в рамках которых решается задача: схема - конечный автомат Мура, используется двоичное кодирование. Пять последующих шагов.
41. Архитектура компьютера. Понятие архитектуры компьютера. Примеры архитектур. Операции. Четыре принципа построения "хорошей" архитектуры компьютера.
42. Инструкции ассемблера MIPS. Инструкции сложения, вычитания. Демонстрация принципа единообразия. Демонстрация эффективности второго принципа построения "умной" архитектуры. Преимущества RISC-архитектуры перед CISC.
43. Операнды MIPS и их хранение. Операнды MIPS - регистры, константы, память. Обращение к регистрам при выполнении к инструкциям. Регистры переменных (тип s и тип t). Другие регистры. Память, два варианта адресации памяти. Примеры адресации слов в памяти при пословной адресации. Пример команд чтения слов из памяти в регистр и записи слов из регистра в память. Примеры адресации слов в памяти при побайтовой адресации. Пример команд чтения и записи слов при побайтовой адресации.
44. Адресация памяти. Адрес слова в памяти с побайтовой адресацией. Примеры команд чтения слова из памяти в регистр и записи слова из регистра в память. Организация памяти с побайтовой адресацией: с прямым порядком байтов и с обратным порядком байтов. Примеры систем с такими видами организации памяти. Пример отличия результатов команд чтения слова из регистра в память и запись 1-го байта из памяти в регистр.

Критерии оценивания ответов на вопросы билета зачёта

Критерий	Пороговый уровень (на «удовлетворительно»)	Продвинутый уровень (на «хорошо»)	Высокий уровень (на «отлично»)
Соответствие ответа вопросу	Хотя бы частичное (<i>не относящееся к вопросу не подлежит проверке</i>)	Полное	Полное
Наличие	Имеются отдельные примеры	Много примеров	Есть практически

Критерий	Пороговый уровень (на «удовлетворительно»)	Продвинутый уровень (на «хорошо»)	Высокий уровень (на «отлично»)
примеров			ко всем утверждениям
Содержание ответа	Понятийные вопросы изложены с классификациями, проблемные с постановкой проблемы и изложением различных точек зрения. Имеются ошибки или пробелы.	Ответ почти полный, без ошибок, не хватает отдельных элементов и тонкостей	Исчерпывающий полный ответ
Схемы (при необходимости)	Не более двух ошибок при построении схемы, функционал раскрыт	Не более одной ошибки при построении схемы, элементы описаны, функционал схемы раскрыт	Полные, верные, элементы описаны, функционал схемы раскрыт, приведены особенности построения
Формулы (при необходимости)	Не более 2-х ошибок	Не более 1 ошибки	Полностью верные, обозначения раскрыты

Экзаменационный тест для проверки по результатам освоения дисциплины (тест проводится в ЭУК «Аппаратные средства вычислительной техники» в LMS Moodle)

В тесте 20 вопросов, за правильный ответ на каждый вопрос дается 1 балл. На прохождение теста дается время 1 академический час.

Примерные вопросы теста:

1. Расположите виды вычислительных машин по времени изобретения (сделать выбор).
2. Кем была описана современная двоичная система? (сделать выбор)
3. С появлением каких видов вычислительных машин стали использовать первые материнские платы? (сделать выбор)
4. Задайте соответствие между названием и описанием архитектуры команд процессора (сделать выбор).
5. Задайте последовательность работы системы внеочередного исполнения суперскалярного процессора (сделать выбор).
6. Задайте соответствие в утверждениях о преимуществах и недостатках конвейерной архитектуры процессора (сделать выбор).
7. Задайте соответствие запоминающих устройств по назначению (сделать выбор).
8. Физическое форматирование включает в себя разбиение диска на следующие элементы (сделать выбор).
9. Задайте соответствие между описанием и названием оперативной памяти (сделать выбор).
10. Какие утверждения верны для параллельных интерфейсов? (сделать выбор)
11. Какие утверждения верны для последовательных интерфейсов? (сделать выбор)
12. Выберите верные утверждения для дифференциальных сигнальных пар, используемых в интерфейсах (сделать выбор).
13. Сопоставьте вид сетевого оборудования и описание его работы (сделать выбор).
14. Сопоставьте описание периферийного устройства вывода информации с его названием (сделать выбор).

Критерии выставления оценки за тест

На «3»	На «4», продвинутый уровень	На «5», высокий уровень
Верные ответы на 50% из заданий теста	Верные ответы на 70% из заданий теста	Верные ответы на 90% из заданий теста

3 Описание процедуры выставления оценки

Для успешного освоения дисциплины обязательно:

- выполнение самостоятельных заданий и участие в опросах или коллоквиумах на практических занятиях (являются формой текущей аттестации);
- выполнение и защита всех лабораторных работ (являются формой текущей аттестации и допуском к зачёту и экзамену).

Правила выставления оценки на зачёте

Зачёт принимается по окончании 6-го семестра и выставляется на основании результатов выполнения лабораторных работ и устных опросов или при сдаче по билетам из двух вопросов).

В билет зачёта включается два теоретических вопроса, подразумевающих, однако, изложение материалов с примерами, включающими вывод выражений и построение схем. На подготовку к ответу дается не менее 0,3 часа.

По итогам зачёта выставляется одна из оценок: «зачтено», «не зачтено».

Оценка «зачтено» выставляется, если:

- выполнены и успешно защищены все лабораторные работы и
- по итогам устных опросов не менее, чем на 6 практических занятиях ответы были уровнем не ниже порогового

ИЛИ

даны ответы на вопросы билета на уровне не ниже порогового.

Правила выставления оценки на экзамене

Экзамен принимается по окончании 7-го семестра и выставляется на основании результатов выполнения лабораторных работ, заданий коллоквиумов и экзаменационного теста в электронном курсе «Аппаратные средства вычислительной техники» в Moodle ЯрГУ.

По итогам экзамена выставляется одна из оценок: «отлично», «хорошо», «удовлетворительно» или «неудовлетворительно».

Оценка за экзамен складывается из допуска к экзамену, оценки за экзаменационный тест.

Допуска к экзамену получен, если:

- выполнены и успешно защищены все лабораторные работы за 7-й семестр и
- по итогам коллоквиумов не менее, чем на 6 практических занятиях ответы были уровнем не ниже порогового.

Экзаменационный тест проводится в электронном курсе «Аппаратные средства вычислительной техники» в Moodle ЯрГУ. На подготовку даётся не менее 0,5 часа. На прохождение – 1 попытка.

Оценка «отлично» ставится всем, кто получил допуск к экзамену и дал верные ответы на 90% и более заданий экзаменационного теста.

Оценка «хорошо» ставится всем, кто получил допуск к экзамену и дал верные ответы на 70% и более заданий экзаменационного теста.

Оценка «удовлетворительно» ставится всем, кто получил допуск к экзамену и дал верные ответы на 50% и более заданий экзаменационного теста.

Не имеющим допуска к экзамену или имеющим, но давшим верные ответы менее, чем на 50% заданий теста, выставляется оценка «неудовлетворительно».

Приложение №2 к рабочей программе дисциплины «Аппаратные средства вычислительной техники»

Методические указания для студентов по освоению дисциплины

Все формы занятий важны для освоения дисциплины в равной степени, все они обеспечивают формирование различных аспектов общепрофессиональной компетенции ОПК-4.

Для успешного освоения дисциплины очень важна самостоятельная работа студента. В частности, важно самостоятельно найти базы данных производителей элементной базы, памяти и других комплектующих компьютера и ознакомиться с их характеристиками и возможностями. Так как ситуация в этой бурно развивающейся отрасли изменяется очень быстро, без личного вклада студента быть в курсе современных достижений невозможно.

Изучение дисциплины заканчивается зачётом в 6 семестре и экзаменом в 7.

Ознакомьтесь с критериями оценивания вашей самостоятельной работы, лабораторных работ, ответов на вопросы зачёта, приведёнными в рабочей программе курса.

В ходе выполнения лабораторных работ формируются важные практические навыки, поэтому обязательно своевременное выполнение всех лабораторных работ. Это является одним из условий получения зачёта и экзамена.

По дисциплине имеется электронный учебный курс «Аппаратные средства вычислительной техники», который является местом приёма отчётов по выполнению лабораторных работ, а также содержит полезные материалы и форум для асинхронных консультаций.

Учебно-методическое обеспечение самостоятельной работы студентов по дисциплине

1. Для самостоятельной работы рекомендуется использовать учебную литературу, указанную в рабочей программе, а также ресурсы Интернет, предоставляющие доступ к нормативным, регламентирующим и другим официальным документам.

Для самостоятельного подбора литературы в библиотеке ЯрГУ рекомендуется использовать:

1. Личный кабинет (http://lib.uniyar.ac.ru/opac/bk_login.php) дает возможность получения on-line доступа к списку выданной в автоматизированном режиме литературы, просмотра и копирования электронных версий изданий сотрудников университета (учеб. и метод. пособия, тексты лекций и т.д.) Для работы в «Личном кабинете» необходимо зайти на сайт Научной библиотеки ЯрГУ с любой точки, имеющей доступ в Internet, в пункт меню «Электронный каталог»; пройти процедуру авторизации, выбрав вкладку «Авторизация», и заполнить представленные поля информации.

2. Электронная библиотека учебных материалов ЯрГУ (http://www.lib.uniyar.ac.ru/opac/bk_cat_find.php) содержит более 2500 полных текстов учебных и учебно-методических материалов по основным изучаемым дисциплинам, изданных в университете. Доступ в сети университета, либо по логину/паролю.

3. Электронно-библиотечные системы, доступ к которым осуществляется через подписку ЯрГУ ([http://www.lib.uniyar.ac.ru/content/resource/net_res\(1\).php](http://www.lib.uniyar.ac.ru/content/resource/net_res(1).php)).